

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-179518

(43)Date of publication of application : 27.06.2003

(51)Int.Cl.

H04B 1/44
// H03H 9/17
H03H 9/25
H03H 9/70

(21)Application number : 2001-375883

(71)Applicant : UBE ELECTRONICS LTD

(22)Date of filing : 10.12.2001

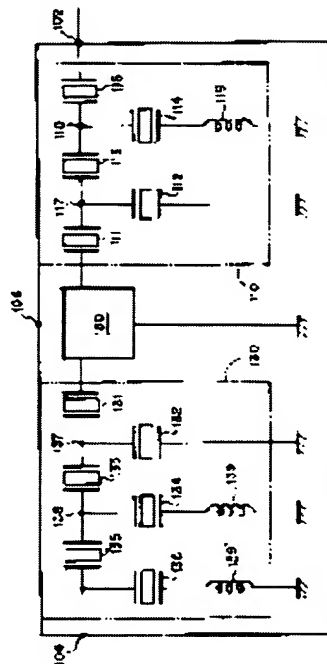
(72)Inventor : NISHIMURA KOSUKE
MASUI EIJI
KIMURA HIROBUMI

(54) FILTER USING THIN-FILM PIEZOELECTRIC RESONATOR, AND DUPLEXER

(57)Abstract:

PROBLEM TO BE SOLVED: To perform in a duplexer its miniaturization, the improvement of its power resistance, the facilitation of its manufacture, and the reduction of its cost.

SOLUTION: There are formed, by using a common board comprising a laminated body including a plurality of ceramic sheets and pattern-form conductor films, a transmission-band filter 110 including thin-film piezoelectric resonators 111-115, a reception-band filter 130 including thin-film piezoelectric resonators 131-136, a transmission port 102, a reception port 104, and an antenna port 106. Also, in the board, there is provided a phase matching circuit 150 formed out of the pattern-form conductor films and connected with the antenna port 106, the transmission-band filter 110, and the reception-band filter 130. Further, the transmission-band filter 110 and the reception-band filter 130 include respectively an inductor 119 and inductors 139, 139' which are formed respectively out of the pattern-form conductor films of the board.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2003-179518

(P 2003-179518A)

(43) 公開日 平成15年6月27日 (2003. 6. 27)

(51) Int. Cl.⁷

識別記号

F I

テマコード (参考)

H 0 4 B 1/44

H 0 4 B 1/44

5J097

// H 0 3 H 9/17

H 0 3 H 9/17

F 5J108

9/25

9/25

A 5K011

9/70

9/70

審査請求 未請求 請求項の数 16 O L

(全 10 頁)

(21) 出願番号 特願2001-375883 (P2001-375883)

(22) 出願日 平成13年12月10日 (2001. 12. 10)

(71) 出願人 397047279

宇部エレクトロニクス株式会社

山口県美祢市大嶺町奥分字麦川2023番地2

(72) 発明者 西村 浩介

山口県宇部市大字小串1978番地の5 宇部

興産株式会社宇部研究所内

(72) 発明者 升井 英治

山口県宇部市大字小串1978番地の5 宇部

興産株式会社宇部研究所内

(74) 代理人 100065385

弁理士 山下 稯平

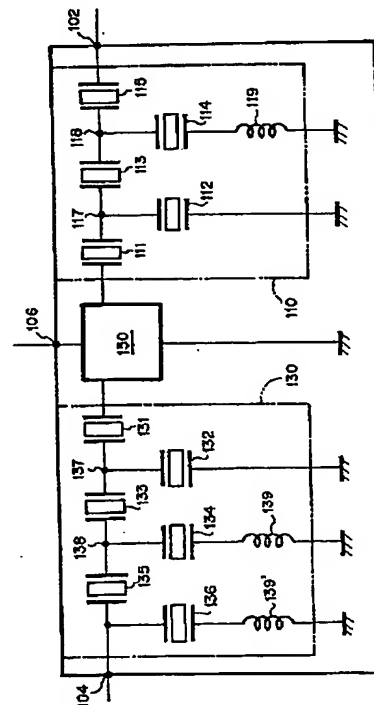
最終頁に続く

(54) 【発明の名称】 薄膜圧電共振器を用いたフィルタ及び送受切換器

(57) 【要約】

【課題】 送受切換器において、小型化、耐電力向上、製造容易化及びコスト低減をはかる。

【解決手段】 薄膜圧電共振器 111~115 を含む送信帯域フィルタ 110、薄膜圧電共振器 131~136 を含む受信帯域フィルタ 130、送信ポート 102、受信ポート 104 及びアンテナポート 106 は、複数のセラミックシート及びパターン状導体膜を含む積層体からなる共通の基板を用いて形成されている。基板には、パターン状導体膜を用いて形成され且つアンテナポート 106 と送信帯域フィルタ 110 及び受信帯域フィルタ 130 とに接続された位相整合回路 150 が設けられている。送信帯域フィルタ 110 及び受信帯域フィルタ 130 は、それぞれ基板のパターン状導体膜を用いて形成されたインダクタ 119、139、139' を含んでいる。



【特許請求の範囲】

【請求項 1】 送信ポート、受信ポート及び送受共用ポートと；前記送信ポートと前記送受共用ポートとの間に接続され、薄膜圧電共振器からなる第 1 の直列素子及び薄膜圧電共振器からなる第 1 の分路素子を備えた第 1 の回路を含んでおり、送信通過周波数帯域を有する送信帯域フィルタと；前記受信ポートと前記送受共用ポートとの間に接続され、薄膜圧電共振器からなる第 2 の直列素子及び薄膜圧電共振器からなる第 2 の分路素子を備えた第 2 の回路を含んでおり、受信通過周波数帯域を有する受信帯域フィルタと；を含んで構成される送受切換器において、

前記送信ポート、前記受信ポート、前記送受共用ポート、前記送信帯域フィルタ及び前記受信帯域フィルタは共通の基板を用いて形成されており、該基板はセラミック基板であり且つ少なくとも内部にパターン状導体膜を有しており、前記基板には前記パターン状導体膜を用いて形成され且つ前記送受共用ポートと前記送信帯域フィルタ及び前記受信帯域フィルタとに接続された位相整合回路が設けられていることを特徴とする送受切換器。

【請求項 2】 前記セラミック基板は複数のセラミックシート及び前記パターン状導体膜を含む積層体からなることを特徴とする、請求項 1 に記載の送受切換器。

【請求項 3】 前記セラミック基板は、セラミックとガラスとの混合物を含んでなり、焼成温度が 800～950℃であることを特徴とする、請求項 1～2 のいずれかに記載の送受切換器。

【請求項 4】 前記セラミック基板は、アルミナとホウケイ酸系ガラスとの混合物、フォスファイトとホウ酸系ガラスとの混合物、またはホウ酸スズバリウムを含んでなることを特徴とする、請求項 1～2 のいずれかに記載の送受切換器。

【請求項 5】 前記パターン状導体膜は銀または銅からなることを特徴とする、請求項 1～4 のいずれかに記載の送受切換器。

【請求項 6】 前記位相整合回路は、前記送受共用ポートとの接続端から前記送信帯域フィルタとの接続端までの長さ及び前記送受共用ポートとの接続端から前記受信帯域フィルタとの接続端までの長さをそれぞれ所要値に設定してなるラインパターン状の導体膜を用いて形成されていることを特徴とする、請求項 1～5 のいずれかに記載の送受切換器。

【請求項 7】 前記位相整合回路は、前記送受共用ポートと前記送信帯域フィルタとの間に配置されたインダクタ及びキャパシタを含む送信側部分、及び、前記送受共用ポートと前記受信帯域フィルタとの間に配置されたインダクタ及びキャパシタを含む受信側部分のうちの少なくとも一方を用いて形成されていることを特徴とする、請求項 1～5 のいずれかに記載の送受切換器。

【請求項 8】 前記送信帯域フィルタまたは前記受信帯

域フィルタは、前記パターン状導体膜を用いて前記基板に形成された受動素子を含んでなることを特徴とする、請求項 1～7 のいずれかに記載の送受切換器。

【請求項 9】 前記受動素子は、前記第 1 の回路の第 1 の分路素子または前記第 2 の回路の第 2 の分路素子と直列に接続されているインダクタ、あるいは、前記第 1 の回路の第 1 の直列素子と並列に接続されているインダクタ、あるいは、前記第 2 の回路の第 2 の直列素子と並列に接続されているキャパシタであることを特徴とする、請求項 8 に記載の送受切換器。

【請求項 10】 請求項 8～9 のいずれかに記載の送受切換器において前記送信帯域フィルタまたは前記受信帯域フィルタとして使用されているフィルタ。

【請求項 11】 第 1 のポートと第 2 のポートとの間に接続されているフィルタであって、薄膜圧電共振器からなる直列素子及び薄膜圧電共振器からなる分路素子を備えており、前記第 1 のポート、前記第 2 のポート、前記直列素子及び前記分路素子は共通の基板を用いて形成されており、該基板はセラミック基板であり且つ少なくとも内部にパターン状導体膜を有しており、前記基板には前記パターン状導体膜を用いて形成され且つ前記直列素子または前記分路素子に接続された受動素子が設けられていることを特徴とするフィルタ。

【請求項 12】 前記セラミック基板は複数のセラミックシート及び前記パターン状導体膜を含む積層体からなることを特徴とする、請求項 11 に記載のフィルタ。

【請求項 13】 前記セラミック基板は、セラミックとガラスとの混合物を含んでなり、焼成温度が 800～950℃であることを特徴とする、請求項 11～12 のいずれかに記載のフィルタ。

【請求項 14】 前記セラミック基板は、アルミナとホウケイ酸系ガラスとの混合物、フォスファイトとホウ酸系ガラスとの混合物、またはホウ酸スズバリウムを含んでなることを特徴とする、請求項 11～12 のいずれかに記載のフィルタ。

【請求項 15】 前記パターン状導体膜は銀または銅からなることを特徴とする、請求項 11～14 のいずれかに記載のフィルタ。

【請求項 16】 前記受動素子は、前記分路素子と直列に接続されているインダクタ、あるいは、前記直列素子と並列に接続されているインダクタ、あるいは、前記直列素子と並列に接続されているキャパシタであることを特徴とする、請求項 11～15 のいずれかに記載のフィルタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、通信機器の技術分野に属するものであり、特に薄膜圧電共振器を用いた送受切換器に関するものである。

【0002】

【従来の技術及び発明が解決しようとする課題】セルラ電話機のRF回路部には常に小型化が求められる。最近では、セルラ電話機に多様な機能を付与することが要望されており、その実現のためにはできるだけ多くのコンポーネントを組み込むことが好ましく、一方でセルラ電話機の大きさには制約があるので、結局、機器における実装密度を高めることが必要となる。そのため、特にRF回路部に対する専有面積（実装面積）及び高さの低減の要求が厳しく、従ってRF回路部を構成するコンポーネントについても専有面積及び高さの低いものが求められている。また、低コストに製造できるように、各コンポーネントをできるだけ単一の部品で構成することが要求されている。特に、RF回路部を構成するコンポーネントの1つである送受切換器に関しては、耐電力が求められ、電力供給に対して破壊や特性劣化を起こさないことが必要である。

【0003】現在、この送受切換器は、セラミックフィルタやSAW（弾性表面波）フィルタを利用している。セラミックフィルタは、モノリシック化が可能で安価であるが、共振器の損失が大きく、それをカバーするために約 $23 \times 7 \times 5$ mmの寸法が必要であり、実装面積や高さの低減の要求を十分に満たすことができない。一方、SAWフィルタは、小型であるが、高周波での耐電力に問題があり、送信の出力電力にサージが生ずると故障する可能性がある。また、特性改善のために、電子スイッチを併用した回路を構成することもできるが、その場合には回路構成が複雑になり、高価になる。

【0004】このような事情に鑑みて、特開2001-24476号公報には、送信帯域と受信帯域との分離が少なく、さらに高い電力レベルが要求されるCDMA-PCS装置等の用途における利用を可能にする送受切換器が提案されている。この送受切換器は、送信用帯域フィルタと受信用帯域フィルタと90度移相器との3つの部品から構成されている。各フィルタを構成している薄膜圧電共振器（Film Bulk Acoustic Resonator：“FBAR”と略称される）は非常に小型で高性能である。しかし、90度移相器はそれぞれのフィルタを構成している薄膜圧電共振器とは別個のものであり、インダクタ及びキャパシタの受動部品からなるものである。このため、特開2001-24476号公報に記載の送受切換器は、複数のフィルタ及び90度移相器を1枚の基板に搭載する必要があり、モノリシック化が難しく、十分な低コスト化は困難である。また、この送受切換器の90度移相器を伝送線路により形成することも可能であるが、その場合には少なくとも十数mmの長さが必要となり、フィルタに比べかなり大きなスペースが必要となり、小型化には不向きである。即ち、小型化に適しているという薄膜圧電共振器の特長を十分に生かすことができない。

【0005】また、送受切換器を上述した用途に用いる

場合、各フィルタにおいて中心周波数の4%までのパスバンド幅が要求される（例えば、中心周波数が2GHzの場合には約80MHzの通過帯域幅になる）。しかし、この用途に使用される薄膜共振器の圧電材料は主としてAlNやZnOからなっており、その場合には上記所要のパスバンド幅を容易に達成はできない。これは、パスバンド幅が材料パラメータの電気機械結合係数（K₂）により制限されるためである。このような問題を解決する1つの方法として、特開2001-244704号公報には、薄膜共振器に直列あるいは並列に外部インダクタ素子を接続することで、材料の有効K₂が増大したかのようにして、広いパスバンド幅を得ることが提案されている。しかし、この方法には、インダクタ素子を外付けにすることでフィルタ形状全体が大きくなるという欠点がある。

【0006】本発明は、上記事情に鑑みてなされたものであり、薄膜圧電共振器を用いた送信用フィルタと薄膜圧電共振器を用いた受信用フィルタとを結びつける整合回路や各フィルタの有用なパスバンド幅を得るためのインダクタ等の受動素子を送信用フィルタ及び受信用フィルタとモノリシックに形成することにより、小型で、耐電力が良好で、製造が容易でコスト低減が可能な送受切換器を提供することを目的とするものである。

【0007】また、本発明は、以上の様な送受切換器に使用されるフィルタを提供することを目的とするものである。

【0008】

【課題を解決するための手段】本発明によれば、以上の如き目的を達成するものとして、送信ポート、受信ポート及び送受共用ポートと；前記送信ポートと前記送受共用ポートとの間に接続され、薄膜圧電共振器からなる第1の直列素子及び薄膜圧電共振器からなる第1の分路素子を備えた第1の回路を含んでおり、送信通過周波数帯域を有する送信帯域フィルタと；前記受信ポートと前記送受共用ポートとの間に接続され、薄膜圧電共振器からなる第2の直列素子及び薄膜圧電共振器からなる第2の分路素子を備えた第2の回路を含んでおり、受信通過周波数帯域を有する受信帯域フィルタと；を含んで構成される送受切換器において、前記送信ポート、前記受信ポート、前記送受共用ポート、前記送信帯域フィルタ及び前記受信帯域フィルタは共通の基板を用いて形成されており、該基板はセラミック基板であり且つ少なくとも内部にパターン状導体膜を有しており、前記基板には前記パターン状導体膜を用いて形成され且つ前記送受共用ポートと前記送信帯域フィルタ及び前記受信帯域フィルタとに接続された位相整合回路が設けられていることを特徴とする送受切換器、が提供される。

【0009】本発明の一態様においては、前記位相整合回路は、前記送受共用ポートとの接続端から前記送信帯域フィルタとの接続端までの長さ及び前記送受共用ポ

トとの接続端から前記受信帯域フィルタとの接続端までの長さをそれぞれ所要値に設定してなるラインパターン状の導体膜を用いて形成されている。本発明の一態様においては、前記位相整合回路は、前記送受共用ポートと前記送信帯域フィルタとの間に配置されたインダクタ及びキャパシタを含む送信側部分、及び、前記送受共用ポートと前記受信帯域フィルタとの間に配置されたインダクタ及びキャパシタを含む受信側部分のうちの少なくとも一方を用いて形成されている。本発明の一態様においては、前記送信帯域フィルタまたは前記受信帯域フィルタは、前記パターン状導体膜を用いて前記基板に形成された受動素子を含んでなる。

【0010】本発明の一態様においては、前記受動素子は、前記第1の回路の第1の分路素子または前記第2の回路の第2の分路素子と直列に接続されているインダクタ、あるいは、前記第1の回路の第1の直列素子と並列に接続されているインダクタ、あるいは、前記第2の回路の第2の直列素子と並列に接続されているキャパシタである。

【0011】また、本発明によれば、以上の如き目的を達成するものとして、第1のポートと第2のポートとの間に接続されているフィルタであって、薄膜圧電共振器からなる直列素子及び薄膜圧電共振器からなる分路素子を備えており、前記第1のポート、前記第2のポート、前記直列素子及び前記分路素子は共通の基板を用いて形成されており、該基板はセラミック基板であり且つ少なくとも内部にパターン状導体膜を有しており、前記基板には前記パターン状導体膜を用いて形成され且つ前記直列素子または前記分路素子に接続された受動素子が設けられていることを特徴とするフィルタ、が提供される。

【0012】本発明の一態様においては、前記受動素子は、前記分路素子と直列に接続されているインダクタ、あるいは、前記直列素子と並列に接続されているインダクタ、あるいは、前記直列素子と並列に接続されているキャパシタである。

【0013】前記セラミック基板は、例えば、複数のセラミックシート及び前記パターン状導体膜を含む積層体からなる。前記セラミック基板は、例えば、セラミックとガラスとの混合物を含んでなり、焼成温度が800～950℃である。前記セラミック基板は、例えば、アルミナとホウケイ酸系ガラスとの混合物、フォスフェイトとホウ酸系ガラスとの混合物、またはホウ酸スズバリウムを含んでなる。前記パターン状導体膜は、例えば、銀または銅からなる。

【0014】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照しながら説明する。

【0015】図1は、本発明の送受切換器の実施形態の構成を示すブロック図である。図1において、送受切換器100は、送信帯域フィルタ110、受信帯域フィル

タ130及び位相整合回路150を含んでなる。送信帯域フィルタ110の一方端は第1のポート（送信ポート）102と接続されており、受信帯域フィルタ130の一方端は第2のポート（受信ポート）104と接続されている。送信帯域フィルタ110の他方端及び受信帯域フィルタ130の他方端は位相整合回路150を介して第3のポート（送受共用ポートとしてのアンテナポート）106と接続されている。即ち、位相整合回路150は、アンテナポート106、送信帯域フィルタ110及び受信帯域フィルタ130と、それぞれ接続されている。送信ポート102は送信回路に接続され、受信ポート104は受信回路に接続され、アンテナポート106は送受信アンテナANTに接続される。

【0016】図2は、本実施形態の送受切換器100の回路構成図である。位相整合回路150は、送信帯域フィルタ110と受信帯域フィルタ130とを結びつけるように配置されている。送信帯域フィルタ110及び受信帯域フィルタ130は、いずれも複数の薄膜圧電共振器（FBAR）を含んでなるものである。

【0017】ここで、薄膜圧電共振器について簡潔に説明する。

【0018】図3は、薄膜圧電共振器の模式的平面図であり、図4はそのX-X断面図である。薄膜圧電共振器10は、上面と下面との間を上下に貫通してエアーギャップを形成する貫通孔14を有する基板16と、該基板16の上面上に該上面の貫通孔開口を形成する端縁により周縁部が支持されて吊られた形態の圧電スタック22とを有する。該圧電スタック22は、圧電層12とその上下両面に接合された電極層18、20とからなる。電極層18、20にはそれぞれ端子26、28が付されており、該端子26、28には電源が接続される。圧電共振器スタック22において、電極端子26、28の間に印加される電圧に応答して圧電層12は矢印24で示される方向に伸張及び収縮する。

【0019】圧電層12は、例えば、酸化亜鉛（ZnO）や窒化アルミニウム（AlN）のような薄膜として製造できる圧電材料を有する。電極層18、20は、例えば、金（Au）、モリブデン（Mo）、あるいはアルミニウム（Al）からなるものでよい。

【0020】圧電層12と電極層18、20との積層体から構成される圧電共振器スタック22は、その周縁部で吊られており、その主表面が両方とも空気その他の周囲ガス又は真空と接している。この場合、圧電共振器スタック22はQの高い音波共振器を形成する。端子26、28を介して電極層18、20に加えられる交流信号は、圧電共振器スタック22における音速を該スタック22の重み付き厚さの2倍で割った値に等しい周波数を持つものである。すなわち、 $f_r = c / 2t$ 。（ここで、 f_r は共振周波数であり、 c はスタック22内の音速であり、 t はスタック22の重み付き厚さである）

の場合、その交流信号によって、圧電共振器スタック 22 が共振する。スタック 22 を構成する層内における音速が各層を構成する材料ごとに異なるため、圧電共振器スタック 22 の共振周波数は、物理的厚さではなく、圧電層 12 や電極層 18、20 内の音速とそれらの物理的厚みとを考慮した重み付き厚さにより決まる。

【0021】図 5 は、図 3 及び図 4 のものとは異なる薄膜圧電共振器の模式的断面図である。この例は、貫通孔 14 により形成されるエアギャップの代わりに、音響インピーダンス変換器 30 を用いていること以外は、図 3 及び図 4 のものと同様である。

【0022】図 6 は、以上のような薄膜圧電共振器 10 の素子等価回路を示す。個々の共振器は、等価インダクタンス (L_m) 及び等価キャパシタンス (C_m) によって直列共振を生じ、更にこれら及び等価キャパシタンス (C_o) によって前記直列共振より高い共振周波数の並列共振を生ずる。

【0023】再び図 2 を参照して、送信帯域フィルタ 110 及び受信帯域フィルタ 130 について更に詳細に説明する。

【0024】送信帯域フィルタ 110 は、薄膜圧電共振器からなる第 1 の直列素子としての直列共振素子 111、113、115 と薄膜圧電共振器からなる第 1 の分路素子としての分路共振素子 112、114 とにより第 1 の回路としての梯子型回路を形成するように接続された (2+1/2) 段の帯域フィルタである。梯子型回路は、圧電共振器を用いて帯域フィルタを形成する一般的な手法である。直列共振素子 111、113、115 は、第 1 のポート (送信ポート) 102 と位相整合回路 150 との間を接続している。分路共振素子 112 は、グラウンドと直列共振素子 111、113 間のノード 117 との間を接続している。分路共振素子 114 は、グラウンドと直列共振素子 113、115 間のノード 118 との間を接続している。尚、図示されている様に、分路共振素子 114 とグラウンドとの間にはインダクタ 119 が介在している。該インダクタ 119 は、フィルタ特性を所望のものに近付ける (即ちフィルタ特性を向上させる) ための受動素子として機能する。このインダクタ 119 のインダクタンスを適宜設定することにより、送信帯域フィルタ 110 のパスバンドを所望のものに近付けることができる。

【0025】受信帯域フィルタ 130 は、薄膜圧電共振器からなる第 2 の直列素子としての直列共振素子 131、133、135 と薄膜圧電共振器からなる第 2 の分路素子としての分路共振素子 132、134、136 により第 2 の回路としての梯子型回路を形成するように接続された 3 段の帯域フィルタである。直列共振素子 131、133、135 は、第 2 のポート (受信ポート) 104 と位相整合回路 150 との間を接続している。分路共振素子 132 は、グラウンドと直列共振素子 131、1

33 間のノード 137 との間を接続している。分路共振素子 134 は、グラウンドと直列共振素子 133、135 間のノード 138 との間を接続している。分路共振素子 136 は、グラウンドと第 2 のポート (受信ポート) 104 との間を接続している。尚、図示されている様に、分路共振素子 134、136 とグラウンドとの間には、それぞれインダクタ 139、139' が介在している。該インダクタ 139、139' は、フィルタ特性を所望のものに近付ける (即ちフィルタ特性を向上させる) ための受動素子として機能する。これらのインダクタ 139、139' のインダクタンスを適宜設定することにより、受信帯域フィルタ 130 のパスバンドを送信帯域フィルタ 110 のパスバンドとは異なる所望のものに近付けることができる。

【0026】位相整合回路 150 は第 3 のポート (送受共用ポートとしてのアンテナポート) 106、送信帯域フィルタ 110 の直列共振素子 111、及び受信帯域フィルタ 130 の直列共振素子 131 と、それぞれ接続されている。なお、図 1 及び図 2 では位相整合回路 150 はグラウンドに接続されているが、位相整合回路 150 はグラウンドに接続されていなくてもよい。

【0027】図 7 は、位相整合回路 150 の例を示す回路図である。図 7 (a) では、位相整合回路 150 は、アンテナポート 106 と送信帯域フィルタ 110 との間に配置されたインダクタ L1 及びキャパシタ C1 を含む送信側部分、及び、アンテナポート 106 と受信帯域フィルタ 130 との間に配置されたインダクタ L2 及びキャパシタ C2 を含む受信側部分を用いて形成されている。図 7 (b) では、位相整合回路 150 は、アンテナポート 106 と受信帯域フィルタ 130 との間に配置されたインダクタ L1、L2 及びキャパシタ C を含む受信側部分のみを用いて形成されている。送信側部分のみを用いて位相整合回路 150 を形成することも可能である。図 7 (c) では、位相整合回路 150 は、アンテナポート 106 との接続端から送信帯域フィルタ 110 との接続端までのラインパターン状の導体膜 S1、及び、アンテナポート 106 との接続端から受信帯域フィルタ 130 との接続端までのラインパターン状の導体膜 S2 を用いて形成されており、ここで、送信帯域フィルタ 110 の中心周波数を f_t とし、受信帯域フィルタ 130 の中心周波数を f_r とし、光速を c とし、導体膜 S1、S2 の形成されている基板 16 の実効比誘電率を ϵ_r とし、導体膜 S1 の長さが $(\lambda_r/4) = c/[4\sqrt{(\epsilon_r) f_r}]$ となり且つ導体膜 S2 の長さが $(\lambda_t/4) = c/[4\sqrt{(\epsilon_r) f_t}]$ となるように、設定されている。 λ_t 、 λ_r はそれぞれ周波数 f_t 、 f_r に対応する波長である。

【0028】適切に設定された位相整合回路 150 が存在することで、第 1 のポート (送信ポート) 102 に印加される送信信号は第 1 のポート (送信ポート) 102

から第3のポート（アンテナポート）106に流れ、第2のポート（受信ポート）104や受信帯域フィルタ130にはほとんど影響を与えない。また、位相整合回路150が存在することで、第3のポート（アンテナポート）106から入ってくる受信信号は送信帯域フィルタ110や第1のポート（送信ポート）102からの影響を受けずに、受信帯域フィルタ130を通り第2のポート（受信ポート）104に達する。このため、送受切換器として安定に作用する。

【0029】図8は送受切換器の斜視図であり、図9はその部分断面図である。基板16は、セラミック基板である。該セラミック基板16は、図9に示されているように、複数のセラミックシート16a-1、16a-2、16a-3、16a-4及び隣接セラミックシート間に位置するパターン状導体膜16bを含む積層体からなる。セラミックシートは、例えば、セラミックスとガラスとの混合物からなる。あるいは、セラミックシートは、例えば、アルミナとホウケイ酸系ガラスとの混合物、フォスフェイトとホウ酸系ガラスとの混合物、またはホウ酸スズバリウムからなる。また、パターン状導体膜16bは、例えば導電性の高い銀または銅からなる。このようなセラミックシートとパターン状導体膜との積層体は、複数のセラミックグリーンシートの隣接するものどうしの間に銀ペーストまたは銅ペーストを所望パターンにて付与し、800～950℃の比較的低い温度で焼成することにより容易に得ることができる。セラミックシートには、適宜の位置にスルーホールが形成されており、その内部に充填されたスルーホール導体16cにより隣接層のパターン状導体膜16bどうしが接続されている。

【0030】セラミック基板16の厚さは例えば0.5～1.2mmであり、セラミックシート16a-1、16a-2、16a-3、16a-4の厚さは例えば0.02～0.3mmであり、パターン状導体膜16bの厚さは例えば0.005～0.02mmである。なお、セラミックシートは、パターン状導体膜16bにより所望の回路素子を形成するのに必要な数だけ用いればよい。

【0031】セラミック基板16において、隣接するセラミックシートどうしの材質は異なってもよいし同一でもよい。隣接するセラミックシートどうしの材質が同一の場合には、これら個々のシートの峻別ができない場合もあるが、そのようなものも本発明でいうセラミック基板に包含されるものである。

【0032】図10は、パターン状導体膜16bにより基板16中に形成される受動素子の例を示す模式的斜視図である。図10(a)はインダクタを示しており、該インダクタは同一平面内の渦巻き状パターンLPに形成されている。セラミックシートに形成されたスルーホールTH内のスルーホール導体を介して隣接する層の渦巻き状パターンと接続してもよい。図10(b)はキャパ

シタを示しており、該キャパシタは互いに隣接する2つの層の平面電極CP1、CP2から構成されている。

【0033】図9において、基板16内には、上記図7(a)の位相整合回路150が形成されており、更に、インダクタ119、139、139'が形成されている。基板16の上面には、送信帯域フィルタ110を構成する共振素子111、114他が配置されており、受信帯域フィルタ130を構成する共振素子131、134、136他が配置されている。これらの共振素子を覆うように、基板16の上面には、送信帯域フィルタ側のカバー部材110a及び受信帯域フィルタ側のカバー部材130aが接合されている。基板16の下面には、ほぼ全体的にグラウンド導体膜Gが付されている。

【0034】以上のように、送信ポート102、受信ポート104、アンテナポート106、送信帯域フィルタ110及び受信帯域フィルタ130を共通の基板16を用いて形成し、この基板16を複数のセラミックシート及びパターン状導体膜を含む積層体からなるものとする。ことで、位相整合回路150更にはフィルタ特性向上のための受動素子たるインダクタ119、139、139'を基板16に作り込むことができる。従って、圧電薄膜共振器の小型であることの特徴を生かして、送受切換器の小型化が可能になる。また、パターン状導体膜として導電性の高いAg、Cuからなるものを用いることができ、Q値の高いキャパシタやインダクタを構成できるので、フィルタ特性をほとんど劣化させない小型の送受切換器を構成することができる。

【0035】図12は、セラミック基板に対する圧電共振器スタックの取り付けの更に別の形態を示す図であり、(a)に模式的平面図を示し、(b)にそのX-X断面図を示す。圧電共振器スタック22の下方において、セラミック基板16の上面には凹部14'が形成されている。該凹部14'の深さは、圧電共振器スタック22の上下方向の振動を許容すればよく、例えば数ミクロン程度である。この様な凹部14'を焼結前の基板材料に形成しておき、焼結後に該凹部14'を合成樹脂等で埋め、その上に圧電共振器スタック22を形成してから凹部14'内の合成樹脂等を除去することにより、図12の形態を得ることができる。また、セラミック基板16に対する圧電共振器スタック22の取り付けは、該圧電共振器スタック22をフィルム上に形成しておき、これを半田ボールの様なメタルバンプを用いて空間を介在させつつ固定してもよい。

【0036】図11は、本発明の送受切換器の更に別の実施形態の回路構成図である。本図において、上記図1～10における同様の機能を有する部材または部分には同一の符号が付されている。

【0037】本実施形態では、送信帯域フィルタ110においてノード117と第1のポート（送信ポート）102とが追加受動素子たるインダクタ120で接続され

10

20

30

40

50

ており、即ちインダクタ 120 は直列共振素子 113, 115 に対して並列に接続されている。各直列共振素子の等価キャパシタ C。とインダクタ 120 との間で追加の共振回路が形成され、これにより、所望の減衰帯域内（特に通過帯域に近く且つ該通過帯域より高い周波数）に新しい減衰極が形成され、少ない段数で一層よい送信フィルタ特性を得ることができる。

【0038】また、本実施形態では、ノード 137 と第 2 のポート（受信ポート）104 とが、追加受動素子たるキャパシタ 140 で接続されており、即ちキャパシタ 140 は直列共振素子 133, 135 に対して並列に接続されている。各直列共振素子とキャパシタ 140 との間で追加の共振回路が形成され、これにより、所望の減衰帯域内（特に通過帯域に近く且つ該通過帯域より低い周波数）に新しい減衰極が形成され、少ない段数で一層よい受信フィルタ特性を得ることができる。

【0039】尚、以上の実施形態では位相整合回路 150 を 1 つ用いたが、本発明では 2 つ以上の位相整合回路を用いることも可能である。

【0040】

【発明の効果】以上説明したように、本発明の送受切換器によれば、送信ポート、受信ポート、送受共用ポート、薄膜圧電共振器を含む送信帯域フィルタ及び薄膜圧電共振器を含む受信帯域フィルタをパターン状導体膜を含む共通のセラミック基板を用いて形成しており、該セラミック基板においてパターン状導体膜を用いて位相整合回路を形成しているため、小型化、耐電力の向上、製造の容易化及びコスト低減が可能である。

【0041】また、本発明のフィルタによれば、薄膜圧電共振器からなる直列素子及び薄膜圧電共振器からなる分路素子を第 1 のポート及び第 2 のポートとともにパターン状導体膜を含む共通のセラミック基板を用いて形成しており、該セラミック基板においてパターン状導体膜を用いて受動素子を設けているため、小型化、耐電力の向上、製造の容易化及びコスト低減が可能である。

【図面の簡単な説明】

【図 1】本発明の送受切換器の構成を示すブロック図である。

【図 2】本発明の送受切換器の回路構成図である。

【図 3】薄膜圧電共振器の模式的平面図である。

【図 4】図 3 の X-X 断面図である。

【図 5】薄膜圧電共振器の模式的断面図である。

【図 6】薄膜圧電共振器の素子等価回路図である。

【図 7】位相整合回路の例を示す回路図である。

【図 8】本発明の送受切換器の斜視図である。

【図 9】図 8 の部分断面図である。

【図 10】パターン状導体膜により基板中に形成される受動素子の例を示す模式的斜視図である。

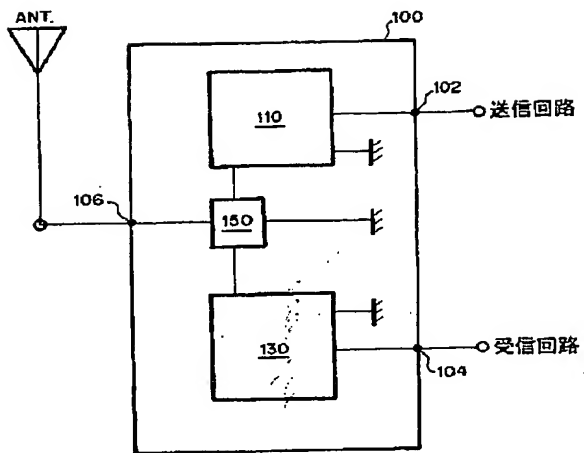
【図 11】本発明の送受切換器の更に別の回路構成図である。

【図 12】セラミック基板に対する圧電共振器スタックの取り付け形態を示す図である。

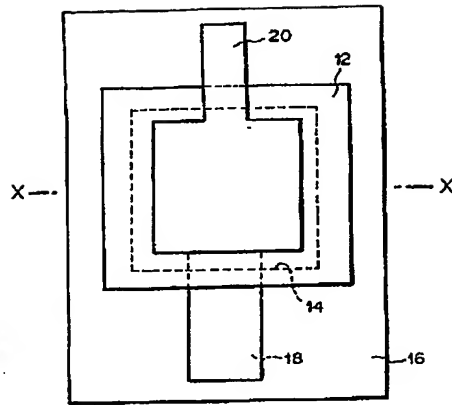
【符号の説明】

- | | | |
|----|----------------------------|-----------------|
| 10 | 10 | 薄膜圧電共振器 |
| | 12 | 圧電層 |
| | 14 | 貫通孔 |
| | 14' | 凹部 |
| | 16 | セラミック基板 |
| | 16a-1, 16a-2, 16a-3, 16a-4 | セラミックシート |
| | 16b | パターン状導体膜 |
| | 16c | スルーホール導体 |
| | 18, 20 | 電極層 |
| 20 | 22 | 圧電共振器スタック |
| | 26, 28 | 電極端子 |
| | 30 | 音響インピーダンス変換器 |
| | 100 | 送受切換器 |
| | 102 | 送信ポート |
| | 104 | 受信ポート |
| | 106 | アンテナポート |
| | 110 | 送信帯域フィルタ |
| | 110a | カバー部材 |
| | 111, 113, 115 | 送信帯域フィルタの直列共振素子 |
| 30 | 112, 114 | 送信帯域フィルタの分路共振素子 |
| | 117, 118 | ノード |
| | 119, 120 | インダクタ |
| | 130 | 受信帯域フィルタ |
| | 130a | カバー部材 |
| | 131, 133, 135 | 受信帯域フィルタの直列共振素子 |
| | 132, 134, 136 | 受信帯域フィルタの分路共振素子 |
| 40 | 137, 138 | ノード |
| | 139, 139' | インダクタ |
| | 140 | キャパシタ |
| | 150 | 位相整合回路 |

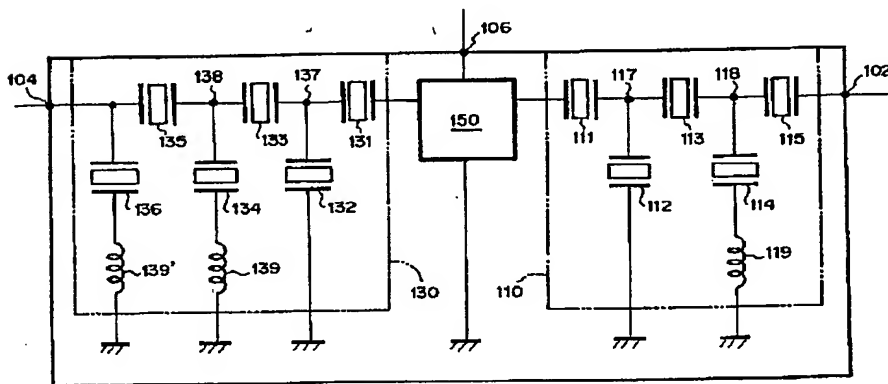
【図 1】



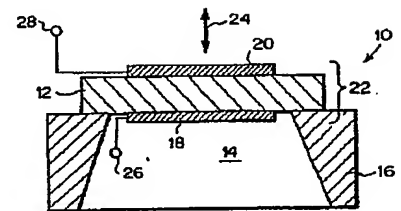
【図 3】



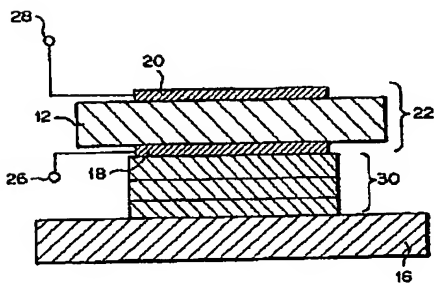
【図 2】



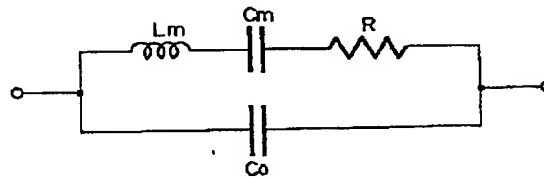
【図 4】



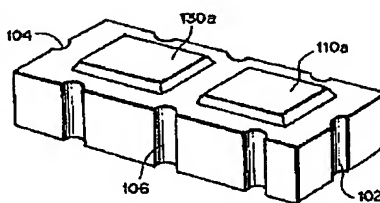
【図 5】



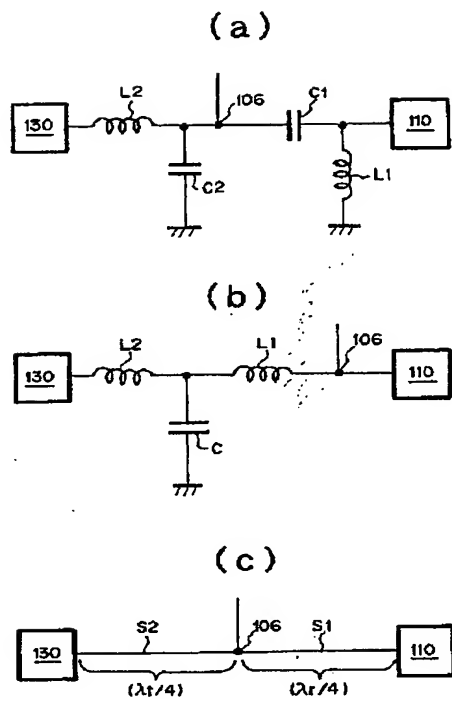
【図 6】



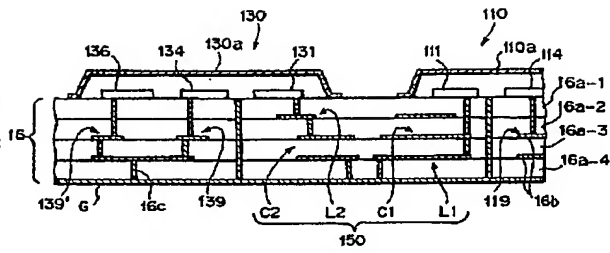
【図 8】



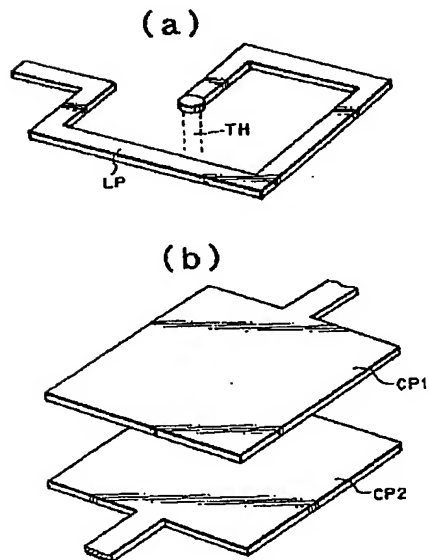
【図 7】



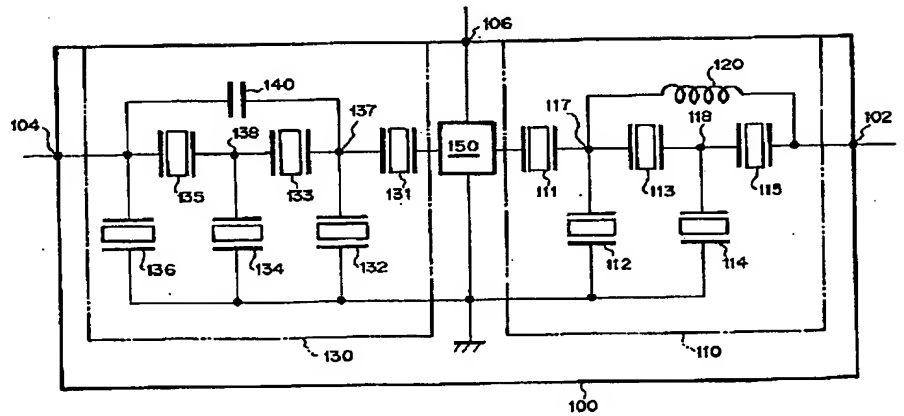
【図 9】



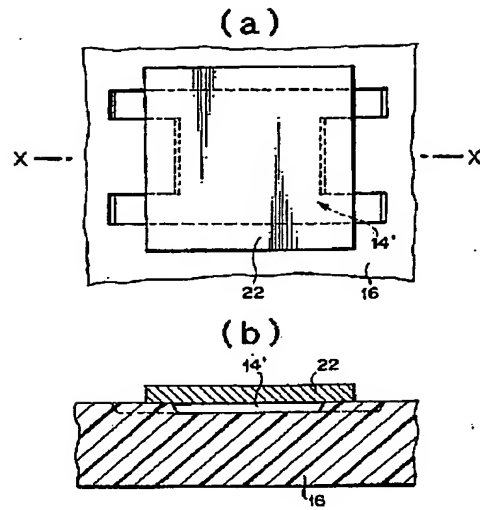
【図 10】



【図 11】



【図 12】



フロントページの続き

(72) 発明者 木村 博文
山口県宇部市大字小串1978番地の5 宇部
興産株式会社宇部研究所内

Fターム(参考) 5J097 AA29 BB01 BB17 EE01 FF02
KK08 KK09 KK10 LL03
5J108 AA07 BB07 CC04 EE03 EE04
EE07 FF05
5K011 DA21 DA27 JA01 KA01